

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-035985

(43)Date of publication of application : 02.02.2000

(51)Int.Cl.

G06F 17/50

G01R 31/28

H01L 21/82

(21)Application number : 11-110770

(71)Applicant : DENSO CORP

(22)Date of filing : 19.04.1999

(72)Inventor : KATO KOJI
UESUGI HIROSHI

(30)Priority

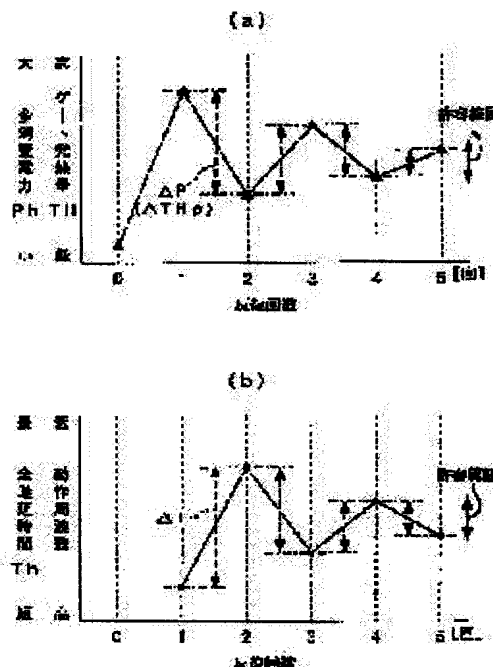
Priority number : 10132206 Priority date : 14.05.1998 Priority country : JP

(54) LOGICAL SIMULATION METHOD AND DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide logical simulation method and device capable of obtaining accurate power consumption and delay time reflecting the influence of self heat generation.

SOLUTION: For respective gates which are the constituting elements of a logic circuit to be simulated, gate power consumption (PG) and gate delay time (Tg) are calculated based on a function defined with the self heat generation TH of the gate as a parameter. The entire power consumption Ph and entire delay time Th of the entire circuit are calculated based on the calculated values PG and Tg and a heat generation parameter THp obtained by averaging the self heat generation TH obtained from the gate power consumption PG for respective blocks composed of one or plural gates. Until the deviations of the respective calculated values Ph, Th and THp in the processing of a previous time and the processing of this time all become within an allowable range, the newly calculated heat generation parameter THp is fed back as the self heat generation TH and the above-mentioned processing is repeatedly executed.



LEGAL STATUS

[Date of request for examination]

17.05.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-35985

(P2000-35985A)

(43)公開日 平成12年2月2日(2000.2.2)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] (参考)
G 0 6 F 17/50		G 0 6 F 15/60	6 6 8 E
G 0 1 R 31/28		G 0 1 R 31/28	F
H 0 1 L 21/82		G 0 6 F 15/60	6 6 6 T
		H 0 1 L 21/82	C

審査請求 未請求 請求項の数14 O L (全 13 頁)

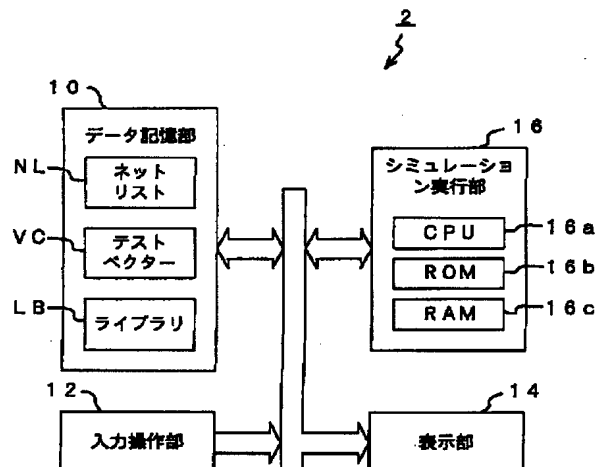
(21)出願番号	特願平11-110770	(71)出願人	000004260 株式会社デンソー
(22)出願日	平成11年4月19日(1999.4.19)		愛知県刈谷市昭和町1丁目1番地
(31)優先権主張番号	特願平10-132206	(72)発明者	加藤 耕治
(32)優先日	平成10年5月14日(1998.5.14)		愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
(33)優先権主張国	日本 (J P)	(72)発明者	上杉 浩
			愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
		(74)代理人	100082500 弁理士 足立 勉

(54)【発明の名称】 論理シミュレーション方法及び装置

(57)【要約】

【課題】 自己発熱の影響を反映させた精度のよい消費電力や遅延時間を求めることが可能な論理シミュレーション方法及び装置を提供する。

【解決手段】 シミュレーションすべき論理回路の構成要素であるゲート毎に、ゲート消費電力P_G及びゲート遅延時間T_gを、ゲートの自己発熱量T_Hをパラメータとして定義された関数に基づいて算出し(S110、S120)、この算出値P_G、T_gに基づいて回路全体の全消費電力P_h及び全遅延時間T_hを算出するとともに、ゲート消費電力P_Gから求めた自己発熱量T_Hを1又は複数ゲートからなるブロック毎に平均してなる発熱量パラメータT_{Hp}を算出し(S130~S160)、前回の処理と今回の処理とで各算出値P_h、T_h、T_{Hp}の偏差が、いずれも許容範囲以内となるまでの間、新たに算出された発熱量パラメータT_{Hp}を自己発熱量T_Hとして帰還して、上述の処理を繰り返し実行する。



【特許請求の範囲】

【請求項 1】 論理回路を構成する各論理素子の種類や各論理素子間の接続関係を規定するネットリストと、前記論理回路へのテスト入力を規定するテストベクターとに基づいて、前記論理回路の動作を模擬する論理シミュレーション方法において、

前記ネットリスト及びテストベクターに加え、前記論理素子の種類毎に発熱量と遅延時間との関係、及び前記発熱量と単位動作当たりの消費電力との関係を規定するライブラリを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出する第 1 の手順と、

該第 1 の手順にて算出された各論理素子毎の遅延時間及び消費電力に基づいて、前記論理回路全体としての遅延時間及び消費電力を算出する第 2 の手順と、

前記第 1 の手順にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出し、該算出値に基づいて前記発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、前記第 1 及び第 2 の手順を繰り返し実行させる第 3 の手順と、を備えることを特徴とする論理シミュレーション方法。

【請求項 2】 前記第 1 の手順は、前記ネットリスト、テストベクター及びライブラリに加え、前記各論理素子間を接続する配線の配線容量を規定する配線情報を用い、前記発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出することを特徴とする請求項 1 記載の論理シミュレーション方法。

【請求項 3】 論理回路の動作を模擬する論理シミュレーション方法において、論理回路を構成する各論理素子の種類や各論理素子間の接続関係を規定するネットリストと、前記各論理素子間を接続する各配線毎に、該配線により伝達される論理の遷移回数を規定する状態遷移情報と、前記論理素子の種類毎に発熱量と遅延時間との関係、及び前記発熱量と単位動作当たりの消費電力との関係を規定するライブラリとを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の消費電力を算出する第 1 の手順と、

該第 1 の手順にて算出された各論理素子毎の消費電力に基づいて、前記論理回路全体としての消費電力を算出する第 2 の手順と、

前記第 1 の手順にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出し、該算出値に基づいて前記発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、前記第 1 及び第 2 の手順を繰り返し実行させる第 3 の手順と、を備えることを特徴とする論理シミュレーション方法。

【請求項 4】 前記第 1 の手順は、前記ネットリスト及

びライブラリに加え、前記各論理素子間を接続する配線の配線容量を規定する配線情報を用い、前記発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の消費電力を算出することを特徴とする請求項 3 記載の論理シミュレーション方法。

【請求項 5】 論理回路を構成する各論理素子の種類や各論理素子間の接続関係を規定するネットリストと、前記論理回路へのテスト入力を規定するテストベクターとに基づいて、前記論理回路の動作を模擬する論理シミュレーション装置において、

前記ネットリスト及びテストベクターに加え、前記論理素子の種類毎に発熱量と遅延時間との関係、及び前記発熱量と単位動作当たりの消費電力との関係を規定するライブラリを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出する素子情報算出手段と、

該素子情報算出手段での算出結果に基づいて、前記論理回路全体としての遅延時間及び消費電力を算出する全体情報算出手段と、

前記素子情報算出手段にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出する発熱量算出手段と、

該発熱量算出手段での算出結果に基づいて前記発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、前記素子情報算出手段を繰り返し起動する起動制御手段と、

を備えることを特徴とする論理シミュレーション装置。

【請求項 6】 前記素子情報算出手段は、前記ネットリスト、テストベクター及びライブラリに加え、前記各論理素子間を接続する配線の配線容量を規定する配線情報を用い、前記発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出することを特徴とする請求項 5 記載の論理シミュレーション装置。

【請求項 7】 前記起動制御手段は、前記全体情報算出手段にて算出される前記論理回路全体の遅延時間又は消費電力、或いは当該起動制御手段にて算出される前記発熱量パラメータのうち、少なくともいずれか一つを判定パラメータとし、該判定パラメータについて、前回の算出結果からの偏差が予め設定された許容範囲内にある場合に前記収束条件を満たしたものとすることを特徴とする請求項 5、6 何れか記載の論理シミュレーション装置。

【請求項 8】 前記起動制御手段は、予め設定された再起動回数だけ前記素子情報算出手段を再起動した場合に前記収束条件を満たしたものとすることを特徴とする請求項 5、6 何れか記載の論理シミュレーション装置。

【請求項 9】 前記起動制御手段は、前記論理回路を 1 又は複数の論理素子毎に分割してなるブロック毎に、前

10

20

30

40

50

記発熱量算出手段にて算出された発熱量の平均値を求め、該発熱量の平均値を前記発熱量パラメータとして設定することを特徴とする請求項 5 ないし請求項 8 のいずれかに記載の論理シミュレーション装置。

【請求項 10】 論理回路の動作を模擬する論理シミュレーションにおいて、論理回路を構成する各論理素子の種類や各論理素子間の接続関係を規定するネットリストと、前記各論理素子間を接続する各配線毎に、該配線により伝達される論理の遷移回数を規定する状態遷移情報と、前記論理素子の種類毎に発熱量と遅延時間と、及び前記発熱量と単位動作当たりの消費電力との関係を規定するライブラリとを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の消費電力を算出する素子情報算出手段と、
該素子情報算出手段での算出結果に基づいて、前記論理回路全体としての消費電力を算出する全体情報算出手段と、
前記素子情報算出手段にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出する発熱量算出手段と、
該発熱量算出手段での算出結果に基づいて前記発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、前記素子情報算出手段を繰り返し起動する起動制御手段と、
を備えることを特徴とする論理シミュレーション装置。

【請求項 11】 前記素子情報算出手段は、前記ネットリスト、状態遷移情報及びライブラリに加え、前記各論理素子間を接続する配線の配線容量を規定する配線情報を用い、前記発熱量パラメータに基づいて、前記論理回路を構成する各論理素子毎の消費電力を算出することを特徴とする請求項 10 記載の論理シミュレーション装置。

【請求項 12】 前記起動制御手段は、前記全体情報算出手段にて算出される前記論理回路全体の消費電力、或いは当該起動制御手段にて算出される前記発熱量パラメータのうち、少なくともいずれか一つを判定パラメータとし、該判定パラメータについて、前回の算出結果からの偏差が予め設定された許容範囲内にある場合に前記収束条件を満たしたものとすることを特徴とする請求項 10、11 何れかに記載の論理シミュレーション装置。

【請求項 13】 前記起動制御手段は、予め設定された再起動回数だけ前記素子情報算出手段を再起動した場合に前記収束条件を満たしたものとすることを特徴とする請求項 10、11 何れかに記載の論理シミュレーション装置。

【請求項 14】 前記起動制御手段は、前記論理回路を 1 又は複数の論理素子毎に分割してなるブロック毎に、前記発熱量算出手段にて算出された発熱量の平均値を求め、該発熱量の平均値を前記発熱量パラメータとして設

定することを特徴とする請求項 10 ないし請求項 13 のいずれかに記載の論理シミュレーション装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、論理回路の動作を模擬する論理シミュレーション方法及び装置に関する。

【0002】

【従来の技術】従来より、論理回路の動作を模擬（シミュレーション）する方法として、回路を構成するトランジスタ等の各素子の特性を規定する 30～200 ものパラメータ（例えば、移動度、膜厚等）を、シミュレーションすべき対象回路の条件に応じて設定し、これらパラメータ間の相互関係等を規定する方程式を解くことにより、微小時間毎に信号レベルを逐次算出して信号波形を求める、いわゆるアナログシミュレーションや、このアナログシミュレーションのように精密な波形を再現するのではなく、各論理素子（ゲート）での遅延時間を考慮して 0、1 レベルで動作を再現する、いわゆる論理シミュレーションが知られている。

【0003】このうち、前者（アナログシミュレーション）では、信号波形を精密に求めることができるが、膨大な計算量が必要なため、比較的小規模な回路でのシミュレーションに適しており、一方、後者（論理シミュレーション）では、前者と比較して、格段に少ない計算量で結果を求めることができるため、集積回路等の大規模な回路（実用上、数百万ゲート程度まで）でのシミュレーションに適している。

【0004】なお、論理回路を構成する各ゲートでは、電流が流れると自己発熱し、この自己発熱がゲートの特性を規定する各種パラメータを変化させ、ゲートを流れる電流値や信号の遅延時間等に影響が表れることが知られているが、従来は、この自己発熱は十分に小さく、これを無視してシミュレーションを行っても特に問題となるようなことはなかった。

【0005】

【発明が解決しようとする課題】ところが、近年、SOI（Silicon On Insulator）形半導体デバイスの登場や、論理回路の動作周波数の著しい向上のために、動作時の自己発熱による論理回路の各種特性への影響が増大する傾向にあり、この自己発熱の影響を無視できないようになりつつある。

【0006】即ち、SOI デバイスでは、ゲートを構成するトランジスタ等の各素子は、それぞれがシリコン絶縁基板にて包囲されており熱伝導度が低いため、電流が流れると、その電流に伴う発熱を十分に放熱できずに自己発熱量が大きくなってしまい、また、論理回路では、通常、信号の反転時に電力を消費するが、動作周波数が向上すると、単位時間当たりの信号の反転回数、即ち消費電力が増大し、自己発熱量が大きくなってしまふのである。

【0007】また、論理回路の性能を最大限に引き出して高速動作させるためには、論理回路の動作限界を知る必要があり、そのためには、各ゲート毎及び論理回路全体としての遅延時間（動作周波数）や消費電力を精度よく計算しなければならない。これに対して、例えば、特開平5-226368号公報に開示されているように、自己発熱による温度変化を算出し、素子の特性を規定するパラメータの一つである移動度を、この温度変化に応じて変化させて、各種計算を行うことにより、自己発熱の影響を反映させたアナログシミュレーションを行うものが提案されている。ところが、現状では、このような自己発熱の影響を反映させた論理シミュレーションは行われていない。

【0008】従って、自己発熱が大きい場合に精度よくシミュレーションを行うには、アナログシミュレーションを用いざるをえないが、上述したように、実用上、あまり大規模な論理回路に適用することはできず、自己発熱の影響を反映させた論理シミュレーションへの要求が高まっている。

【0009】そこで本発明は、上記問題点を解決するために、自己発熱の影響を反映させた精度のよい消費電力や遅延時間を求めることが可能な論理シミュレーション方法及び装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するためになされた発明である請求項1に記載の論理シミュレーション方法では、第1の手順にて、ネットリスト及びテストベクターに加え、論理素子の種類毎に発熱量と遅延時間や単位動作当たりの消費電力との関係を規定するライブラリを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出し、第2の手順にて、この第1の手順にて算出された各論理素子毎の遅延時間及び消費電力に基づいて、前記論理回路全体としての遅延時間及び消費電力を算出し、更に、第3の手順にて、第1の手順にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出し、該算出値に基づいて第1の手順にて用いる発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、第1及び第2の手順を繰り返して実行させる。

【0011】なお、単位動作とは、信号の立ち上がりや、立ち下がり等、電力消費を伴う最小単位の動作のことである。即ち、シミュレーションの開始時には、各論理素子の発熱量がどの程度になるのか正確に知ることはできないため、発熱量パラメータとして適当に仮定して初期値を設定し、第1～3の手順を実行する。

【0012】その結果、各論理素子及び論理回路全体の消費電力及び遅延時間が算出され、また各論理素子の消費電力に従って、各論理素子の発熱量、ひいては発熱量

パラメータが算出される。このとき、初期値として仮定した発熱量パラメータが妥当な値であれば、仮定値と算出値とでほぼ同じ大きさとなる。

【0013】しかし、当初設定した発熱量パラメータの値が小さすぎれば、この設定に基づいて算出される消費電力は実際より大きめ、遅延時間は実際より小さめになり、逆に発熱量パラメータの値が大きすぎれば、消費電力は実際より小さめ、遅延時間は実際より大きめになる。

【0014】従って、算出された消費電力に基づいて求めた発熱量、ひいては発熱量パラメータを、新たに第1の手順を行う際の設定値として、処理を繰り返すことにより、前回の処理にて算出された消費電力、遅延時間、発熱量（発熱量パラメータ）と、この前回の処理にて算出された発熱量パラメータに基づき今回の処理にて算出された消費電力、遅延時間、発熱量（発熱量パラメータ）との偏差が収束する方向に算出値は変化する。

【0015】このため、これらの偏差が十分に収束するように、収束条件を設定して、収束条件を満たすまで、上記手順による処理を繰り返し実行することにより、各論理素子の自己発熱による影響を反映した消費電力や遅延時間を精度よく求めることができる。

【0016】特に遅延時間からは、論理回路の高速動作の限界を精度よく求めることができるため、論理回路の性能を最大限に引き出すことができる。次に、請求項2記載の論理シミュレーションでは、実際の論理回路では、論理素子を結ぶ配線に配線容量があるので、第1の手順において、その配線容量を規定する配線情報を用い、論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出している。

【0017】そのため、この請求項2記載の論理シミュレーション方法を用いると、請求項1記載の論理シミュレーション方法に比べ、より実際に即した各論理素子の消費電力や遅延時間を精度よく求めることができる。ところで、上述した論理シミュレーション方法では、第1の手順においてテストベクターを使って各論理素子の消費電力を算出する場合、テストベクターの全期間に渡る消費電力を算出しているが、この消費電力の算出は、通常、テストベクターを用いて個々のゲートの動作を再現することによって各論理素子の遷移回数が分かるので、その遷移回数に論理素子の1回の動作あたりに要する消費電力を乗じて算出している。

【0018】尚、ここで遷移回数とは、上述した単位動作が行われる回数である。そこで、請求項3記載の論理シミュレーション方法では、第1の手順において、テストベクターに代えて、各論理素子間を接続する各配線毎に、該配線により伝達される論理の遷移回数を規定する状態遷移情報を用い、これとネットリスト及びライブラリを使って、各論理素子の消費電力を算出し、論理回路全体の消費電力を算出している。

【0019】このようにすると、予め入力された状態遷移情報を用いることでテストベクタを用いて個々のゲートの動作を再現することなく各論理素子の消費電力を短時間に簡易的に算出することができる。ここで、論理回路の設計の実際について考察してみると、通常論理回路の設計を行うには幾つかの段階があって、比較的初期のアイデア段階では、通常論理回路の動作限界を精密に知ることは求められない。しかし、アイデアとして提示された論理回路が、設計の最終段階に至って初めて動作しないことが分かるといったことが往々にして生じ、設計に要する時間の無駄が生ずる場合があるので、アイデア段階で論理回路の動作限界をある程度考慮した設計をすることが求められる。

【0020】そのため、そのアイデア段階においても、テストベクタを用いて個々のゲートの動作を再現した後消費電力等を算出してもよいが、アイデア段階で取り上げられる論理回路の数が設計の最終段階で取り上げられるものの数に比較してかなり多く、また単に思いついた論理回路等も存在して、それらの論理回路全てについてテストベクタを用いて個々のゲートの動作を再現するシミュレーションを行うことはあまり考えられないので、請求項1、2記載の論理シミュレーション方法は、アイデア段階での論理回路の設計には不向きな場合がある。

【0021】一方、実際の論理回路の設計においては、通常各論理素子の動作を予想しながら行うことが多い。従って、この請求項3記載の論理シミュレーション方法を用いれば、例えば、論理回路の設計において、動作限界を知るためのパラメータである消費電力を簡易的に求めることができ、アイデア段階で動作限界を越える論理回路が選別され排除されるので、設計の最終段階に至って初めて論理回路が動作しないことが分かるといったことが少なくなり、論理回路の設計を効率よく進めることができる。ただし、この請求項3記載の論理シミュレーション方法では、正確な遷移回数を入力すれば精密に消費電力を算出できるので、アイデア段階ばかりでなく設計のどの段階でも用いることができることはもちろんである。

【0022】また、請求項3記載の論理シミュレーション方法を用いれば、テストベクタを準備できない、例えば、簡易的に現状の論理回路全体で消費される全消費電力を求めたい用途においても、適当な遷移回数を記憶したファイルを準備しさえすれば、算出することができる。

【0023】また、請求項4記載の論理シミュレーション方法のように、第1の手順において、各論理素子間を接続する配線の配線容量を規定する配線情報を用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、論理回路を構成する各論理素子毎の消費電力を算出するようにしてもよい。

【0024】このようにすれば、請求項3記載の論理シミュレーションと比較して、より実際の論理回路に即した消費電力の正確な演算を行うことができる。次に、請求項5に記載の論理シミュレーション装置では、素子情報算出手段が、ネットリスト及びテストベクタに加え、論理素子の種類毎に発熱量と遅延時間との関係や、その発熱量と単位動作当たりの消費電力との関係を規定するライブラリを用い、各論理素子の発熱量を指定するために設定された発熱量パラメータに基づいて、論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出し、全体情報算出手段が、素子情報算出手段での算出結果に基づいて、論理回路全体としての遅延時間及び消費電力を算出し、発熱量算出手段が、素子情報算出手段にて算出された各論理素子毎の消費電力に基づいて各論理素子毎の発熱量を算出し、そして、起動制御手段が、発熱量算出手段での算出結果に基づいて発熱量パラメータを設定することにより、予め設定された収束条件が満たされるまでの間、素子情報算出手段を繰り返し起動する。

【0025】この請求項5に記載の装置は、請求項1に記載の方法を実現するものであり、即ち、素子情報算出手段が第1の手順、全体情報算出手段が第2の手順、発熱量算出手段及び起動制御手段が第3の手順を実現している。従って、本発明の論理シミュレーション装置を用いれば、請求項1に記載の発明と全く同様の作用効果が得られる。

【0026】次に、請求項6記載の論理シミュレーション装置では、素子情報算出手段が、ネットリスト、テストベクタ及びライブラリに加え、各論理素子間を接続する配線の配線容量を規定する配線情報を用い、発熱量パラメータに基づいて、論理回路を構成する各論理素子毎の遅延時間及び消費電力を算出している。

【0027】この請求項6に記載の装置は、請求項2に記載の方法を実現するものである。従って、本発明の論理シミュレーション装置を用いれば、請求項2に記載の発明と全く同様の作用効果が得られる。ところで、起動制御手段にて用いる収束条件については、例えば、請求項7に記載のように、全体情報算出手段にて算出される論理回路全体の遅延時間又は消費電力、或いは当該起動制御手段にて算出される発熱量パラメータのうち、少なくともいずれか一つを判定パラメータとし、この判定パラメータについて、前回の算出結果からの偏差が予め設定された許容範囲内にある場合に収束条件を満たしたものとすることができる。

【0028】この場合、偏差と比較する許容範囲の大きさを適宜設定することにより、判定パラメータとして用いた算出値（遅延時間、消費電力、発熱量パラメータ）を、所望の誤差内で求めることができる。また、本発明では、収束判定を、個々の論理素子毎ではなく、論理回路全体として行っているため処理量が少なく、従って、

シミュレーション結果を比較的短時間で得ることができる。

【0029】なお、判定パラメータとしては、遅延時間、消費電力、発熱量パラメータのうち、いずれか一つであってもよいし、いずれか二つであってもよいし、三つ全部であってもよい。また、複数の判定パラメータを設定した場合には、そのいずれもが、それぞれの許容範囲内にある場合にのみ収束条件を満たしたとしてもよいし、いずれか一つでも許容範囲内であれば、収束条件を満たしたとしてもよい。そして、これら判定パラメータの数や許容範囲の大きさは、必要とされる精度や、装置の処理能力、許容処理時間等に応じて適宜設定すればよい。

【0030】ところで、起動制御手段にて用いる収束条件としては、請求項7に示したものの以外に、例えば、ある再起動回数以上処理を繰り返すと、判定パラメータの偏差が許容範囲内に確実に収束することがわかっていれば、請求項8に記載のように、予め設定された再起動回数だけ素子情報算出手段を再起動した場合に収束条件を満たしたものとみなすようにしてもよい。

【0031】この場合、上述のような判定パラメータの偏差を算出し判定する処理を省略することができるため、処理を簡略化することができる。次に、請求項9に記載の論理シミュレーション装置では、起動制御手段は、論理回路を1又は複数の論理素子毎に分割してなるブロック毎に、発熱量算出手段にて算出された発熱量の平均値を求め、この発熱量の平均値を素子情報算出手段にて用いる発熱量パラメータとして設定する。

【0032】つまり、すべてのブロックが、1個の論理素子からなる場合には、発熱量算出手段での算出値が、そのまま発熱量パラメータとなり、複数の論理素子からなるブロックでは、その平均発熱量が、ブロック内の論理素子で共通な発熱量パラメータとなる。

【0033】このように、ブロック毎に発熱量パラメータを求めることにより、ブロック内に同一の論理素子があれば、単位動作当たりの消費電力の算出等を共通に行うことができるため、処理量の削減を図ることができる。次に、請求項10記載の論理シミュレーション装置では、素子情報算出手段が、各論理素子毎の遅延時間及び消費電力を算出するため、各論理素子間を接続する各配線毎に、該配線により伝達される論理の遷移回数を規定する状態遷移情報を用いている点が請求項5の論理シミュレーション装置と異なる。

【0034】この請求項10に記載の装置は、請求項3に記載の方法を実現するものであり、即ち、素子情報算出手段が第1の手順、全体情報算出手段が第2の手順、発熱量算出手段及び起動制御手段が第3の手順を実現している。従って、本発明の論理シミュレーション装置を用いれば、請求項3に記載の発明と全く同様の作用効果が得られる。

【0035】次に、請求項11記載の論理シミュレーション装置では、素子情報算出手段が、ネットリスト、状態遷移情報及びライブラリに加え、各論理素子間を接続する配線の配線容量を規定する配線情報を用い、発熱量パラメータに基づいて、論理回路を構成する各論理素子毎の消費電力を算出している。

【0036】この請求項11に記載の装置は、請求項4に記載の方法を実現するものである。従って、本発明の論理シミュレーション装置を用いれば、請求項4に記載の発明と全く同様の作用効果が得られる。

【0037】次に、請求項12記載の論理シミュレーション装置では、起動制御手段が、全体情報算出手段にて算出される論理回路全体の消費電力、或いは起動制御手段にて算出される発熱量パラメータのうち、少なくともいずれか一つを判定パラメータとし、この判定パラメータについて、前回の算出結果からの偏差が予め設定された許容範囲内にある場合に収束条件を満たしたものとしている。また、請求項13記載の論理シミュレーション装置では、起動制御手段は、予め設定された再起動回数だけ素子情報算出手段を再起動した場合に収束条件を満たしたものとしている。また、請求項14記載の論理シミュレーション装置では、起動制御手段は、論理回路を1又は複数の論理素子毎に分割してなるブロック毎に、発熱量算出手段にて算出された発熱量の平均値を求め、該発熱量の平均値を発熱量パラメータとして設定している。

【0038】これら請求項12～14記載の論理シミュレーション装置は、テストベクターに代えて状態遷移情報を用いて論理シミュレーションを実行すること及び、遅延時間を判定パラメータとして用いることができないこと以外は、それぞれ請求項7～9の論理シミュレーション装置（請求項12は請求項7に、請求項13は請求項8に、請求項14は請求項9にそれぞれ対応する）と同様の作用効果を奏するので、その説明を省略する。

【0039】

【発明の実施の形態】〔第1実施例〕以下に本発明の第1実施例を図面と共に説明する。図1は、本発明が適用された論理シミュレーション装置2の全体構成を表すブロック図である。

【0040】本実施例の論理シミュレーション装置2は、図1に示すように、フロッピーディスク、ハードディスク、磁気テープ等の記憶装置からなり、シミュレーションすべき論理回路を構成する論理素子（以下、ゲートという）の種類や各ゲート間の接続関係などを規定するネットリストNL、シミュレーションを実行する際の論理回路への入力信号（以下、テスト入力という）を規定するテストベクターVC、ゲートの種類毎に発熱量と遅延時間との関係や、発熱量と単位動作当たりの消費電力との関係を規定するライブラリLBが格納されたデータ記憶部10と、キーボード、マウス、タッチパネル等

の入力装置からなり、当該装置2を動作させる各種指令を入力するための入力操作部12と、LED、LCD、CRT等のディスプレイからなり、入力操作部12を介した操作の手順や指令に対する処理結果等を表示する表示部14と、CPU16a、ROM16b、RAM16cを中心に構成された周知のマイクロコンピュータからなり、データ記憶部10に記憶されたネットリストNL、テストベクターVC、ライブラリLBに基づき、入力操作部12からの指令に従って、論理回路のシミュレーションを行い、その処理結果を表示部14に表示する等の処理を実行するシミュレーション実行部16とを備えている。

【0041】ここで、ライブラリLBは、図2に示すように、論理積回路AND、論理和回路OR、排他的論理和回路XOR…等の各ゲートの種類(図では、2入力否定論理積回路NAND2、反転回路INV)毎に、入力(A、B)に対して出力(YB)を生成する際の論理式(領域M1)と、入力端子での入力容量(Ca、Cb)、出力端子での駆動能力R、信号立ち上がり時及び立ち下がり時等の単位動作当たりの消費電力(以下、単位ゲート消費電力という)Pg、及び信号の入力レベルが変化してから出力レベルが変化するまでの遅延時間

(以下、ゲート遅延時間という)Tg等、ゲートの特性を表す各種パラメータ(領域M2)が格納されている。

【0042】そして、駆動能力R、単位ゲート消費電力Pg、ゲート遅延時間Tgは、いずれもゲートの自己発熱量(以下、ゲート発熱量という)THをパラメータとする関数fr(TH)、fp(TH)、ft(TH)により定義されている。ここで図3(a)は、ゲート発熱量THと単位ゲート消費電力Pgとの関係、図3(b)は、ゲート発熱量THとゲート遅延時間Tgとの関係を表すグラフの一例である。図示されているように、単位ゲート消費電力Pgは、ゲート発熱量THが増大するほど小さくなり、一方、ゲート遅延時間Tgは、ゲート発熱量THが増大するほど大きくなる。そして、上記関数fp、ftは、予め実験等によって求められたこれらのグラフを近似するように定義されたものである。

【0043】なお、特にゲート発熱量THと単位ゲート消費電力Pgとの関係は、自己発熱で温度が上昇すると、接合リーク電流(ドレイン・ソースからバルクに漏れる電流)が増加して消費電力も増大するため、必ずしも図3(a)に示したような右下がりのグラフになるとは限らない。

【0044】また、ネットリストNLやテストベクターVCは、この種のシミュレーションに従来より使用されている周知のものであり、ここではその詳細についての説明を省略する。但し、ネットリストNLでは、論理回路を構成する全てのゲートが、1又は複数のゲートからなる複数のブロックに分割されており、ライブラリLBを用いて単位ゲート消費電力Pgやゲート遅延時間Tg

の算出を行う際には、各ブロック毎に、ゲート発熱量THとして共通の発熱量パラメータTHpを用いるようにされている。

【0045】次に、シミュレーション実行部16のCPU16aが実行するシミュレーション処理を、図4に示すフローチャートに沿って説明する。なお、本処理のプログラムは、予めROM16bに記憶されていてもよいし、図示しないフロッピーディスク等の外部記憶装置からRAM16cにロードするようにしてもよい。

【0046】また、本処理は、入力操作部12を介して、シミュレーションを開始すべき旨の指令が入力されると起動され、まずS100では、発熱量パラメータTHpの初期値の設定を行う。これは、表示部14に、発熱量パラメータTHpの初期値の入力を促す表示を行い、入力操作部12を介して値の入力があると、その入力された値を、発熱量パラメータTHpの初期値として設定することにより行う。

【0047】なお、発熱量パラメータTHpの初期値は、外部からの入力によることなく、固定値(例えば0)を自動的に設定するようにしてもよい。続くS110では、設定された発熱量パラメータTHpを用い、ライブラリLBにて定義された関数fpに従って、ネットリストNLに定義された論理回路を構成する全ゲートについて、個々に単位ゲート消費電力Pgを算出し、更に、この単位ゲート消費電力PgとテストベクターVCとに基づいて、各ゲート毎に、テストベクターVCの全期間に渡る消費電力(以下、ゲート消費電力という)PWを算出する。

【0048】続くS120では、設定された発熱量パラメータTHpを用い、ライブラリLBに定義された関数ftに従って、ネットリストNLに定義された論理回路を構成する全ゲートについて、個々にゲート遅延時間Tgを算出する。そして、S130では、先のS110にて各ゲート毎に算出されたゲート消費電力PWを全て積算することにより論理回路全体としての消費電力(以下、全消費電力という)Phを算出し、S140では、先のS120にて各ゲート毎に算出されたゲート遅延時間Tg、及びネットリストNL、テストベクターVCに基づいて、各ゲートでの入出力タイミングを逐次計算することにより、論理回路全体としての遅延時間(以下、全遅延時間という)Th、及びテストベクターVCに対する論理回路からの出力信号を求める。

【0049】続くS150では、先のS110にて算出されたゲート消費電力PWに基づいて、次の(1)式を用いて、消費電力PWに応じて生じる自己発熱の大きさを表すゲート発熱量THを算出する。但し、a、bは、論理回路が構成される基板等の物性によって決まる定数である。

【0050】

$$TH = a \cdot PW + b$$

なお、ゲート発熱量THの算出式は、(1)式に限定されるものではなく、一次関数以外の式で表されていてもよい。また、算出式によらずテーブルを用いてゲート発熱量THを求めてもよい。

【0051】更にS160では、S150にて求めたゲート発熱量THに基づき、ブロック毎にその平均値を算出して、これを発熱量パラメータTHpとして設定する。そして、S170では、本ステップが本処理の起動後にはじめて実行されたのであれば、S130、S140、S160にて算出された全消費電力Ph、全遅延時間Th、発熱量パラメータTHpを前回の算出値として記憶した後、S110に戻り、また、本処理の起動後、本ステップが既に1回以上実行されているのであれば、即ち、前回の算出値が記憶されているのであれば、全消費電力Ph、全遅延時間Dh、発熱量パラメータTHpのすべてについて、それぞれ、今回の算出値と前回の算出値との偏差を算出して、そのいずれもが、予め設定された許容範囲内にあるか否かを判断する。そして、否定判定された場合には、今回の算出値を前回の算出値として記憶した後S110に戻り、一方、肯定判定された場合には、S180に移行し、シミュレーション結果として、全消費電力Ph、全遅延時間Th、及びテストベクターVCに対する出力波形(タイミング)等を、表示部14に表示した後、本処理を終了する。

【0052】なお、S170では、例えば、予め設定された上限回数だけ連続して否定判定された場合、即ち、上限回数だけ処理を繰り返しても、判定パラメータが収束しなかった場合には、その旨を表示部14に表示して本処理を強制的に終了するようにしてもよい。

【0053】また、S110、S120が第1の手順及び素子情報算出手段に相当し、S130、S140が第2の手順及び全体情報算出手段に相当し、S150～S170が第3の手順に相当し、特にS150、S160が発熱量算出手段、S170が起動制御手段に相当する。

【0054】ここで、図5は、S110～S170の処理を繰り返すことにより、逐次算出される全消費電力Ph(即ち発熱量TH)及び全遅延時間Th(即ち動作周波数)が変化する様子を表す説明図である。即ち、反復回数0の位置に示すように、発熱量パラメータTHpの初期値が、実際の発熱量より小さな値(例えば0)に設定されたとすると(S100)、これに基づいて、反復回数1の位置に示すように、実際より大きめの全消費電力Phと実際より小さめの全遅延時間Thとが算出される(S110～S140)。この全消費電力Phの算出に用いたゲート消費電力PWに基づき、(1)式を用いて、ゲート発熱量THを算出し、ひいては発熱量パラメータTHpが算出される(S150、S160)。そして、この初回の処理では、未だ前回の算出値が記憶され

(1)

ていないため、収束判定を行うことなく、この発熱量パラメータTHpに基づいて、2回目の処理が行われる。すると、反復回数2の位置に示すように、再度、全消費電力Ph、全遅延時間Th、及び発熱量パラメータTHpが算出され(S110～S160)。この時の前回の算出値との偏差 ΔP 、 ΔT 、 ΔTHp により収束判定が行われ、ここでは、偏差 ΔP 、 ΔT 、 ΔTHp がいずれも許容範囲に収まらないため、3回目以降の処理が行われる。

【0055】その後、S110～S170処理を繰り返すことにより、前回の算出値との偏差が、いずれも許容範囲に納まった、即ち収束条件が満たされたと判定されると(図5では、反復回数5)本処理を終了するのである。以上、説明したように、本実施例の論理シミュレーション装置2においては、設定された発熱量パラメータTHpに基づいてゲート消費電力Pg及びゲート遅延時間Tg、ひいては判定パラメータ(全消費電力Ph、全遅延時間Th、発熱量パラメータTHp)を算出し、これら各判定パラメータPh、Th、THpについて、今回の処理の算出値と前回の処理の算出値との偏差が十分に小さく(許容範囲内に)なるまでの間、新たに算出された発熱量パラメータTHpを用いて、上記処理を繰り返すようにされている。

【0056】その結果、本実施例の論理シミュレーション装置によれば、ゲートの自己発熱(発熱量TH)の影響を反映させた全消費電力Phや全遅延時間Thを、収束判定に用いた許容範囲以下の誤差で、精度よく求めることができる。特に組み合わせ回路に限るが、全遅延時間Thからは、論理回路の上限動作周波数、即ち、論理回路の動作速度の限界を知ることができるため、動作速度の点では論理回路の性能を最大限に引き出すことができる。

【0057】また、本実施例では、ブロック毎に発熱量パラメータTHpを求めているので、ブロック内に同一種類のゲートがあれば、単位ゲート消費電力Pgやゲート遅延時間Tgの算出を共通に行うことができ、処理量の削減を図ることができる。なお、発熱量パラメータTHpの算出単位となるブロックは、論理回路全体を1ブロックとしてもよいし、各ゲートを1ブロックとしてもよい。各ゲートを1ブロックとした場合には、S150にて算出されるゲート発熱量THを、そのまま発熱量パラメータTHpとして使用すればよい。

【0058】また、上記実施例では、単位ゲート消費電力Pgやゲート遅延時間Tgの算出を、ライブラリLBに定義された関数fp、ftを用いて行っているが、この関数fp、ftに代えて、これらの関係(図3(a)及び(b)参照)を表すテーブルを用いて行ってもよい。なお、関数を用いた場合、使用する全領域で均一な精度を保つことが困難である場合や、精度を向上させよ

うとすると関数が複雑になって処理量を増大させてしまう場合があるが、テーブルを用いれば、実現すべき関係を表すグラフがどのように複雑であったとしても、全領域に渡って、同じ処理量にて、ほぼ同じ精度で算出することができる。ところで、上記実施例では、S170での収束判定を、全消費電力Ph、全遅延時間Th、発熱量パラメータTHpの全てを判定パラメータとして用い、全ての判定パラメータについて前回の算出値と今回の算出値との偏差が許容範囲内となった場合に収束したと判定しているが、これら三つの判定パラメータのうち

10 いずれか一つ、又はいずれか二つのみが、許容範囲内に入った場合に、収束したと判定してもよい。
【0059】また、判定パラメータとして三つ全てを用いるのではなく、いずれか一つ、又はいずれか二つのみを用いるようにしてもよい。そして、特に、全遅延時間Thのみを判定パラメータとする場合には、図6に示すように、全消費電力Phを算出するステップ(S270)を、処理ループの外に出すことができると共に、収束判定にて否定判定された(S240-NO)場合にのみ、次回の処理に用いる発熱量パラメータTHpを算出するステップ(S250、S260)を実行すればよい

20 ため、処理量を軽減することができる。なお、図6のフローチャートにおいて、S200～S230、S250～S280の処理は、S100～S160、S180の処理を一部並べ変えただけで全く同様の処理を行っており、即ちS200～S220がS100～S120、S230がS140、S250～S260がS150～S160、S270がS130、S280がS180とそれぞれ全く同様の処理を行っている。

【0060】また、全消費電力Phのみを判定パラメータとする場合には、図6において、全消費電力Phを算出するステップの代わりに、ゲート遅延時間Tg及び全遅延時間Thを算出するステップを、処理ループの外に出せばよい。また更に、発熱量パラメータTHpのみを判定パラメータとする場合には、図7に示すように、全消費電力Ph及び全遅延時間Thを算出する両ステップ(S360、S370)を、処理ループの外に出すことができるため、更なる処理の軽減を図ることができる。

30 なお、S300～S320がS100～S120、S330～S340がS150～S160、S360～S370がS130～S140、S380がS180とそれぞれ全く同様の処理を行っている。

【0061】ところで、ある回数以上処理を繰り返せば、判定パラメータの偏差が許容範囲内に納まることが予めわかっているれば、判定パラメータの偏差を実際に算出することなく、繰返回数を収束条件とすることができる。この場合、図8に示すように、ゲート遅延時間Tg、全消費電力Ph、全遅延時間Thを算出するステップ(S450～S470)を、処理の繰り返ループの外に出すことができると共に、収束判定にて否定判定さ

れた(S420-NO)場合のみ、次回の処理に用いる発熱量パラメータTHpの算出(S430、S440)を行えばよい。より一層、処理量を軽減することができる。なお、S400～S410がS100～S110、S430～S440がS150～S160、S450～S470がS120～S140、S480がS180とそれぞれ全く同様の処理を行っている。

【0062】なお、上記実施例では、ゲート消費電力Pg及びゲート遅延時間Tgの算出(S110とS120、S210とS220、S310とS320)を、別々に順次実行するようにされているが、これらの処理は同時に実行してもよい。また、同様に、全消費電力Ph及び全遅延時間Thの算出(S130とS140、S360とS370、S460とS470)も、同時に実行してもよい。

【第2実施例】次に、本発明の第2実施例について説明する。

【0063】実際の論理回路の各ゲート間を結ぶ配線には少なからず配線容量があり、そのため上記第1実施例で示したゲートのゲート遅延時間Tg等は、その影響を受ける。そこで、本第2実施例では、配線容量の影響を考慮した論理シュミレーションを行っている。

【0064】ここで、図9は、本第2実施例の論理シュミレーション装置2を表すブロック図、図10は、各配線の配線容量の内容を表す説明図である。本実施例の論理シュミレーション装置2は、第1実施例と異なるのは、配線容量を考慮して、前述した駆動能力R、ゲート遅延時間Tg及び単位ゲート消費電力Pg等を算出している点であるので、以下の説明では、第1実施例と異なる点についてのみ説明する。

【0065】まず、論理シュミレーション装置2の全体構成では、図9に示すように、データ記憶部10に、各配線の配線容量LCを各配線に対応させて記憶した配線情報αが記憶されている点が第1実施例と異なる。この配線情報αは、入力操作部12から入力され、具体的には、例えばシュミレーションを行う論理回路が、図10(a)に示すような、2つのNOT回路g1、g2と、NAND回路g3とからなり、NOT回路g1、g2の出力側がNAND回路g3の入力側にそれぞれ接続された論理回路であるとする、図10(b)に示すように、NOT回路g1の入力側に接続される配線n1、NOT回路g1の出力側及びNAND回路g3の入力側に接続される配線n3、NOT回路g2の入力側に接続される配線n2、NOT回路g2の出力側及びNAND回路g3の入力側に接続される配線n4、NAND回路g3の出力側に接続される配線n5のそれぞれ(領域M3)について対応付けられた配線容量LCに関するデータ(領域M4)である。

【0066】次に、本実施例では、駆動能力R、ゲート遅延時間Tg及び単位ゲート消費電力Pgが、前述した

自己発熱量 TH の他に、この配線容量 LC をパラメータとする関数 $f_r(TH, LC)$ 、 $f_p(TH, LC)$ 、 $f_t(TH, LC)$ としてライブラリ LB に定義される点が第1実施例と異なる。ところで、通常、配線容量 LC とゲート遅延時間 T_g 及び単位ゲート消費電力 P_g との関係は、論理回路の動作をシュミレーションするにあたりよく知られたものなので、本実施例ではその説明を省略する。尚、この関係については、予め実験等から分かったものを利用してもよいことはもちろんである。

【0067】そして本実施例では、上述した関数(f_p (TH, LC) 等)で定義されたゲート遅延時間 T_g 等に基づいて、図4に示すフローチャートにおける、ゲート消費電力 PW を算出する処理 $S110$ 以下を実行しているのである。以上のような構成を有する本実施例の論理シュミレーション装置2を実行すると、第1実施例の効果に加え、配線容量 LC を考慮したゲート消費電力 P_g や、全消費電力 P_h 、全遅延時間 T_h を求めることができるので、第1実施例の論理シュミレーション装置2に比べ、実際に即したより正確なシュミレーションを行うことができる。

【0068】なお、配線情報 α は、実際の論理回路から算出したものを用いてもよいし、仮想的な配線容量を用いてもよい。また、配線情報 α は、入力操作部12により入力されるものに限られず、フロッピーディスク等の外部装置から $RAM16c$ にロードするようにしてもよく、どのように入力してもよい。

【第3実施例】次に、本発明の第3実施例について説明する。

【0069】ここで、図11は、本実施例の論理シュミレーション装置の概略構成を表すブロック図、図12は、各配線毎の論理の遷移回数を説明するための説明図、図13は、本実施例の論理シュミレーション装置2が実行するシュミレーション処理を表すフローチャートである。

【0070】以下の説明では、第1実施例と異なる点についてのみ説明する。尚、以下の説明において遷移とは論理信号の信号レベルが0から1、あるいは1から0に変化すること、遷移回数とは、信号レベルが変化した回数を言う。まず、本実施例のシュミレーション装置2は、図11に示すように、第1実施例においてテストベクター VC が変わって、上述した状態遷移情報 β がデータ記憶部10に記憶されている点と異なる。この状態遷移情報 β は、第2実施例で例示した図10(a)に示す論理回路を用いて具体的な例について説明すると、図12に示すように、各配線 $n1 \sim n5$ 毎に対応して(領域 $M5$)、各配線毎の遷移回数(領域 $M6$)を規定したものである。

【0071】また、第1実施例では、 $S110$ のステップを実行する場合、ゲートに接続される各配線について、論理の遷移回数を算出した上で、テストベクター VC

の全期間に渡る消費電力を算出していたのに対して、本実施例の論理シュミレーション装置2では、 $S510$ において、予め入力された各配線によって伝達される論理信号の遷移回数に、 $f_p(TH)$ で定義された単位ゲート消費電力 P_g を乗じることによって、ゲート消費電力 PW を算出している点と異なる。具体的には、例えば図10(a)のゲート $g2$ について見ると、入力側の配線 $n2$ の遷移が160回、出力側の $n4$ の遷移が160回なので、合計320回の遷移に対しゲート消費電力 $PW = 320 f_p(TH)$ という計算を行っているのである。

【0072】そのため、本実施例の論理シュミレーション装置2では、テストベクター VC を用いて個々のゲートの動作を再現することなく、ゲート消費電力 PW を算出することができるので、処理速度が格段に早くなる。尚、本実施例の論理シュミレーション装置2では、図13に示すように、図6に示した $S120$ 及び $S140$ にあたる処理を行っていない点が第1実施例と異なる。このうち、 $S120$ にあたる処理を行っていないのは、 $S120$ で算出されるゲート遅延時間 T_g が全遅延時間 D_h を算出するためだけに用いられ、全消費電力 P_h を算出するために利用されないからである。また、 $S140$ にあたる処理を行っていないのは、そのためにテストベクター VC を用いて個々のゲートの動作を再現する必要が生じ、状態遷移情報 β を用いることによって上昇した処理スピードが抑制されてしまうからである。

【0073】ただし、個々のゲートのゲート遅延時間 T_g は、テストベクター VC を用いて個々のゲートの動作を再現する必要がないので、必要に応じて $S120$ に該当する処理を行って、ゲート遅延時間 T_g を算出してもよい。また尚、図13の処理において、 $S500$ は $S100$ に、 $S510$ は $S110$ に、 $S520$ は $S120$ に、 $S530$ は $S130$ に、 $S550$ は $S150$ に、 $S560$ は $S160$ に、 $S570$ は $S170$ に、 $S580$ は $S180$ にそれぞれ対応する。

【0074】以上説明した本実施例の論理シュミレーション装置2を用いると、全遅延時間 D_h の算出を行わず、しかも、テストベクター VC を用いて個々のゲートの動作を再現することなくゲート消費電力 PW を算出することができるので、論理回路の動作限界を知るためのパラメータである全消費電力 P_h を簡易的に短時間で求めることができる。

【0075】そのため、本実施例の論理シュミレーション装置2を用いれば、論理回路の設計において、その初期のアイディア段階において動作限界を越える論理回路が分かるため排除され、そのため設計の最終段階に至って初めて論理回路が動作しないことが分かるといったことが少なくなるので、論理回路の設計を効率よく進めることができる。

【0076】ただし、本実施例の論理シュミレーション

10

20

30

40

50

装置2では、正確な遷移回数を入力すれば精密に全消費電力 P_h を算出できるので、アイデア段階ばかりでなく設計のどの段階でも用いることができることはもちろんである。また、本実施例の論理シミュレーション装置2を用いると、テストベクタ VC を準備できない、例えば、簡易的に論理回路で消費する全消費電力 P_h を求めたい用途において適当な遷移回数を記憶したファイルを準備しさえすれば、全消費電力 P_h を算出することができる。

【0077】尚、本実施例の論理シミュレーション装置2は、S510においてゲート消費電力 P_g を算出するのに、ライブラリ LB 、ネットリスト NL 及び状態遷移情報 β を用いていたが、第2実施例と同様、各ゲートを接続する各配線の配線容量を用いて論理シミュレーションを実行するようにしてもよい。

【図面の簡単な説明】

【図1】 第1実施例の論理シミュレーション装置の概略構成を表すブロック図である。

【図2】 第1実施例においてライブラリの内容を表す説明図である。

【図3】 第1実施例において単位ゲート消費電力、及びゲート遅延と自己発熱の発熱量との関係を表すグラフである。

【図4】 第1実施例においてシミュレーション処理の内容を表すフローチャートである。

【図5】 第1実施例においてシミュレーション処理を

実行した場合の全消費電力、全遅延時間等の算出過程を表す説明図である。

【図6】 第1実施例においてシミュレーション処理の変形例を表すフローチャートである。

【図7】 第1実施例においてシミュレーション処理の変形例を表すフローチャートである。

【図8】 第1実施例においてシミュレーション処理の変形例を表すフローチャートである。

【図9】 第2実施例の論理シミュレーション装置の概略構成を表すブロック図である。

【図10】 各配線毎の論理の遷移回数を表す説明図である。

【図11】 第3実施例の論理シミュレーション装置の概略構成を表すブロック図である。

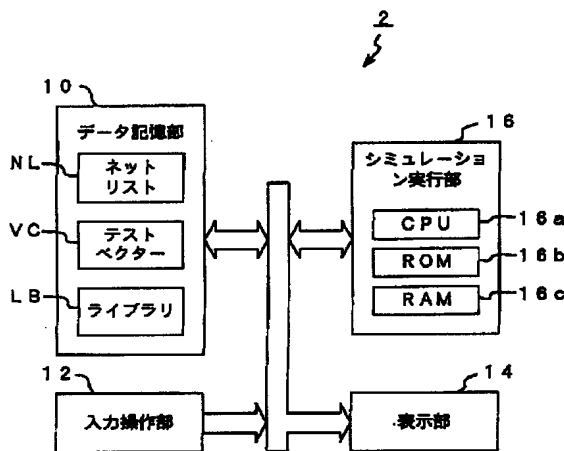
【図12】 各配線の配線容量を表す説明図である。

【図13】 第3実施例の論理シミュレーション装置で実行する論理シミュレーションのフローチャートである。

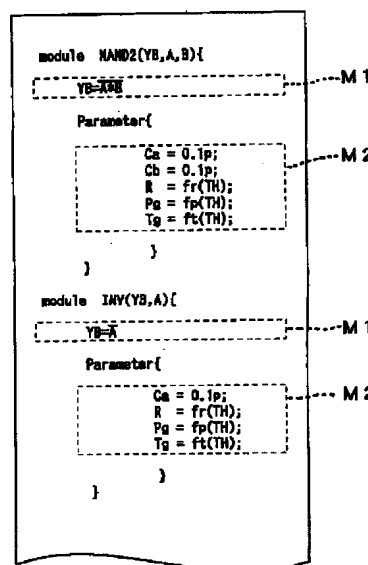
【符号の説明】

2…論理シミュレーション装置 10…データ記憶部
12…入力操作部 14…表示部 16…シミュレーション実行部
 D_h …全遅延時間 LB …ライブラリ NL …ネットリスト
 VC …テストベクター、 α …配線情報、 β …状態遷移情報

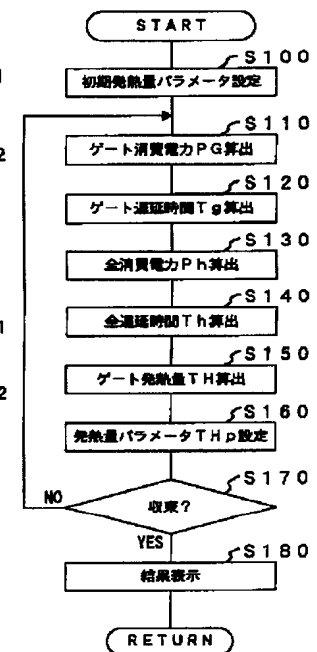
【図1】



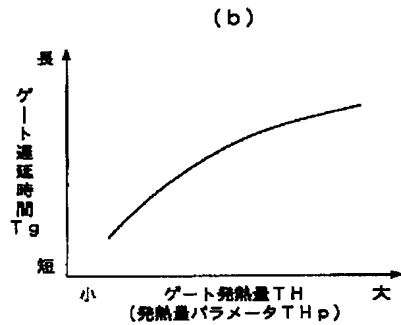
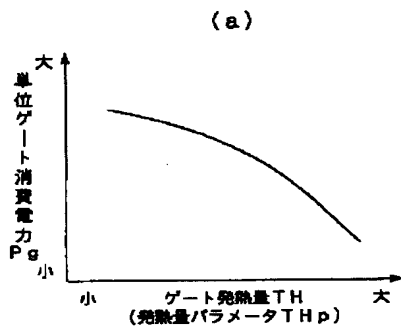
【図2】



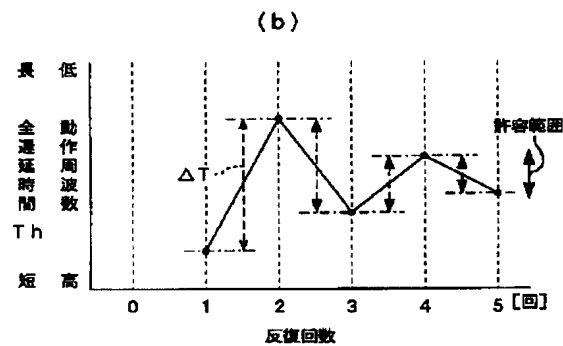
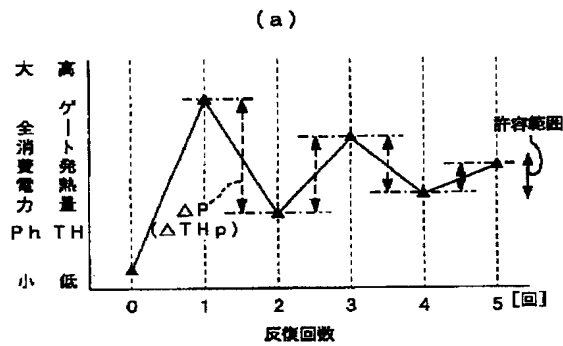
【図4】



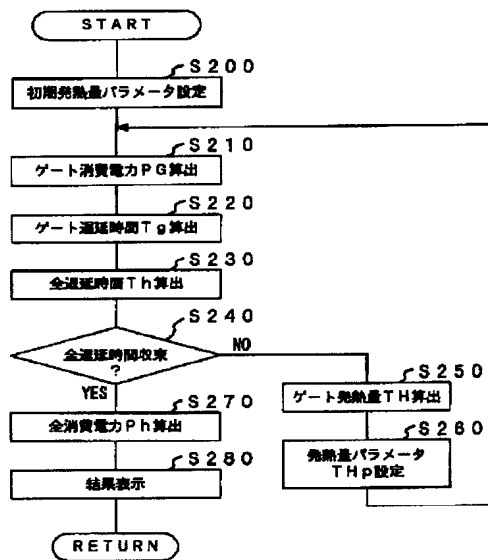
【図3】



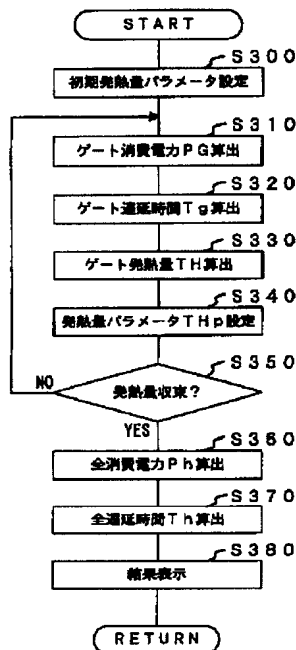
【図5】



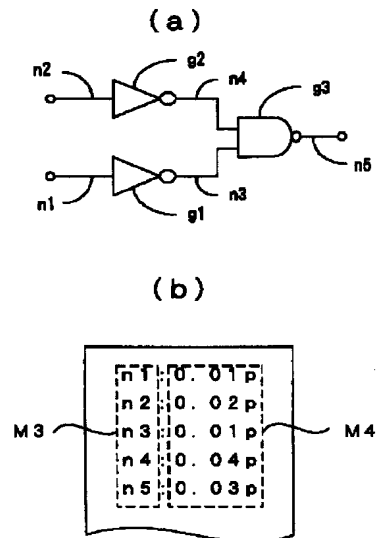
【図6】



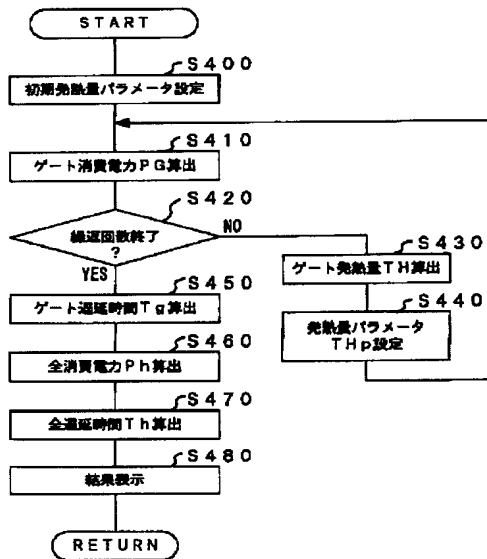
【図7】



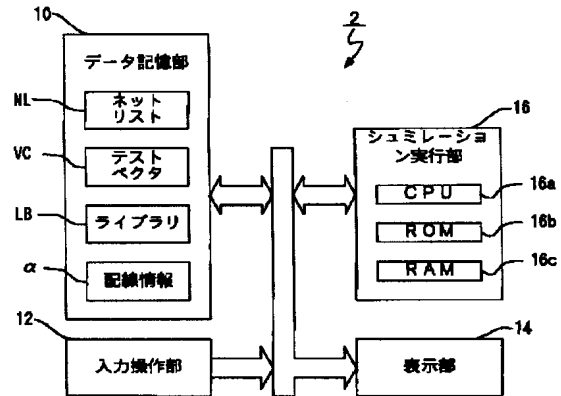
【図10】



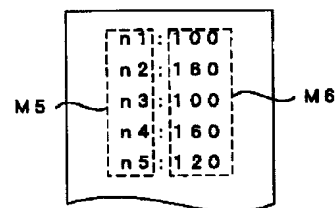
【図8】



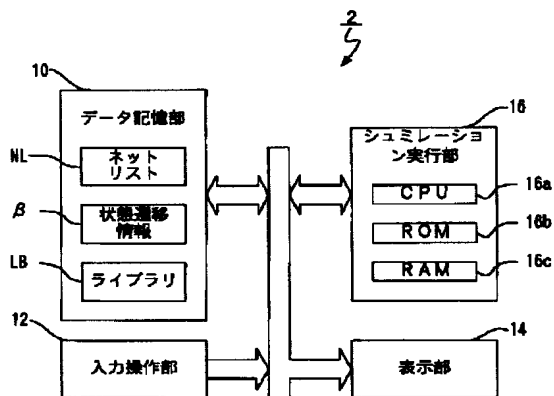
【図9】



【図12】



【図11】



【図13】

